

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-274498
 (43)Date of publication of application : 20.10.1995

(51)Int.CI. H02M 3/28
 H02J 1/00
 H02J 1/00
 H02M 3/335

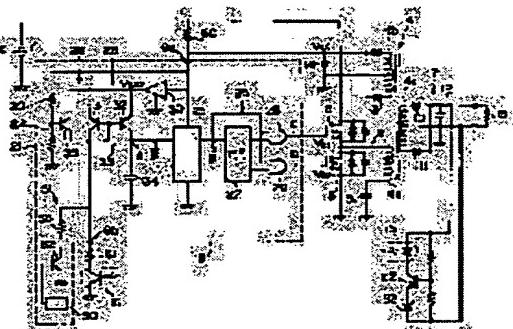
(21)Application number : 06-062558
 (22)Date of filing : 31.03.1994

(71)Applicant : SANKEN ELECTRIC CO LTD
 (72)Inventor : MORITA KOICHI
 TABATA KENICHI
 FURUKOSHI RYUICHI
 ASO SHINJI

(54) RESONANCE-TYPE SWITCHING POWER SOURCE

(57)Abstract:

PURPOSE: To improve the efficiency of a resonance-type switching power source in light load condition continuous for a specified time.
CONSTITUTION: This resonance type switching power source, when the light load condition of load 8 has continued for a specified time, changes the operation mode of a control circuit 9 over to power saving mode by means of an operation mode changeover means 50, and lowers the power voltage VCC of the control circuit 9 to the vicinity of the lowest allowable operation voltage VMIN controlling it so that the control frequency of a frequency control means 23. Hereby, in light load condition continuous for a specified time, the control circuit 9 operates near the lowest allowable operation voltage VMIN, so the efficiency of the resonance type switching power source can be improved.



LEGAL STATUS

[Date of request for examination] 12.05.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3041842

[Date of registration] 10.03.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-274498

(43)公開日 平成7年(1995)10月20日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 02 M 3/28	Q			
H 02 J 1/00	F	7429-5G		
	3 0 4	E 7429-5G		
H 02 M 3/335	F			

審査請求 未請求 請求項の数4 O.L (全8頁)

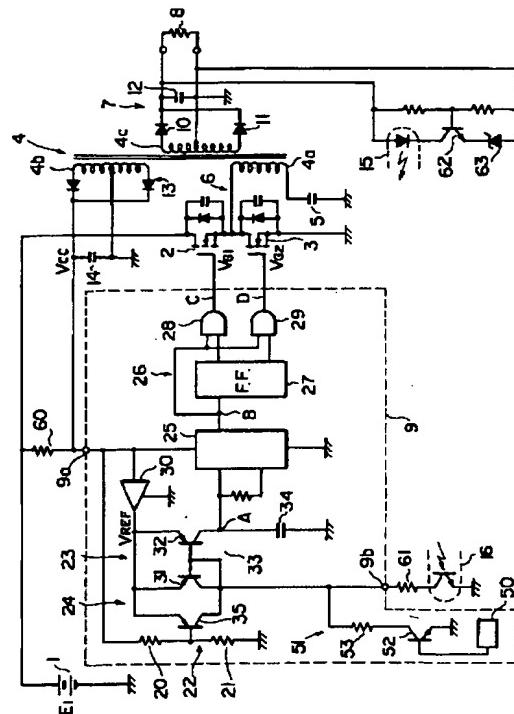
(21)出願番号	特願平6-62558	(71)出願人	000106276 サンケン電気株式会社 埼玉県新座市北野3丁目6番3号
(22)出願日	平成6年(1994)3月31日	(72)発明者	森田 浩一 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内
		(72)発明者	田畠 研一 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内
		(72)発明者	古越 隆一 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内
		(74)代理人	弁理士 清水 敬一 (外1名) 最終頁に続く

(54)【発明の名称】 共振型スイッチング電源

(57)【要約】

【目的】 所定時間継続する軽負荷状態における共振型スイッチング電源の効率を向上する。

【構成】 本発明の共振型スイッチング電源では、負荷8の軽負荷状態が所定時間継続したとき、動作モード切替手段50により制御回路9の動作モードを省電力モードに切り替え、周波数制御手段23の制御周波数が高くなるように制御して制御回路9の電源電圧V_{CC}を最低許容動作電圧V_{MIN}近くまで低下させる。これにより、所定時間継続する軽負荷状態において、制御回路9が最低許容動作電圧V_{MIN}近くで動作するので、共振型スイッチング電源の効率を向上させることができる。



【特許請求の範囲】

【請求項 1】 直流電源と、該直流電源の一端と他端との間に接続された第1及び第2のスイッチング素子と、1次～3次巻線を有する出力トランスと、前記第1及び第2のスイッチング素子の各々に対して直列に接続された前記出力トランスの1次巻線、共振用コンデンサ及び共振用リアクトルから成る共振回路と、前記出力トランスの2次巻線に整流平滑回路を介して接続された負荷と、前記出力トランスの3次巻線の電圧により動作しかつ前記第1及び第2のスイッチング素子の各制御端子に制御信号を付与して前記第1及び第2のスイッチング素子をオン・オフ制御する制御回路とを備え、
前記共振用リアクトルは前記出力トランスの1次巻線と一緒に形成されたインダクタンス又は独立のインダクタンスから成り、
前記制御回路は前記負荷の端子電圧に応じて前記第1及び第2のスイッチング素子の各制御端子に付与する制御信号の周波数を制御する周波数制御手段を有する共振型スイッチング電源において、
前記制御回路の動作モードを通常の動作モードと省電力モードとに切り替える動作モード切替手段を設け、
前記動作モード切替手段が省電力モードのとき、前記周波数制御手段の制御周波数を変化させて前記制御回路の電源電圧を最低許容動作電圧近傍まで低下させることを特徴とする共振型スイッチング電源。

【請求項 2】 前記負荷の軽負荷状態が所定時間継続したときに待機信号を発生する待機信号発生手段を設け、前記動作モード切替手段は、前記待機信号発生手段からの待機信号により前記制御回路の動作モードを通常の動作モードから省電力モードに切り替える「請求項1」に記載の共振型スイッチング電源。

【請求項 3】 前記負荷の端子電圧に応じて光出力が変化する発光素子と該発光素子と光結合された受光素子とから成るフォトカプラが前記負荷と前記制御回路の周波数制御手段との間に接続され、

前記動作モード切替手段は、前記フォトカプラの受光素子と並列に接続され、

前記周波数制御手段は、前記フォトカプラの受光素子の出力に応じて前記第1及び第2のスイッチング素子の各制御端子に付与する制御信号の周波数を制御する「請求項1」又は「請求項2」に記載の共振型スイッチング電源。

【請求項 4】 前記負荷の端子電圧に応じて光出力が変化する発光素子と該発光素子と光結合された受光素子とから成るフォトカプラが前記負荷と前記制御回路の周波数制御手段との間に接続され、

前記動作モード切替手段は、前記フォトカプラの発光素子に対して直列に接続され、

前記周波数制御手段は、前記フォトカプラの受光素子の出力に応じて前記第1及び第2のスイッチング素子の各

制御端子に付与する制御信号の周波数を制御する「請求項1」又は「請求項2」に記載の共振型スイッチング電源。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は共振型スイッチング電源、特に負荷の動作が休止しているような軽負荷状態が所定時間継続する場合に、動作モードを省電力モードに切り替えて制御回路を最低許容動作電圧近くで動作させることにより、軽負荷領域での効率を向上できる共振型スイッチング電源に関するものである。

【0002】

【従来の技術】 従来から広く使用されている共振型スイッチング電源の一例を図4に示す。この共振型スイッチング電源は、直流電源1と、直流電源1の一端と他端との間に接続された第1及び第2のFET(電界効果トランジスタ)2、3と、1次巻線4a、2次巻線4c及び3次巻線4bを有する出力トランス4と、第1及び第2のFET2、3の各々に対して直列に接続された出力トランス4の1次巻線4a、共振用コンデンサ5及び1次巻線4aと一緒に形成されたインダクタンスから成る共振用リアクトルで構成された共振回路6と、出力トランス4の2次巻線4cに整流平滑回路7を介して接続された負荷8と、出力トランス4の3次巻線4bの電圧により動作しかつ第1及び第2のFET2、3の各ゲート端子(制御端子)に制御信号を付与して第1及び第2のFET2、3をオン・オフ制御する制御回路9とを備えている。図示しないが、制御回路9は負荷8の端子電圧に応じて第1及び第2のFET2、3の各ゲート端子に付与する制御信号の周波数を制御する周波数制御手段を有する。整流平滑回路7はダイオード10、11及び平滑コンデンサ12から成り、出力トランス4の第2の1次巻線4bに誘起された電圧は整流回路13及び平滑コンデンサ14を介して制御回路9の電源端子9aに供給される。また、15、16はフォトカプラを構成する発光素子としての発光ダイオード及び受光素子としての受光トランジスタ、17は演算増幅器、18は基準電圧源、60は起動用抵抗、61は制限抵抗を示す。フォトカプラの受光トランジスタ16は制限抵抗61を介して制御回路9の電流検出端子9bに接続されている。

【0003】 図4の共振型スイッチング電源では、制御回路9内の周波数制御手段により、負荷8の端子電圧が低い場合には第1及び第2のFET2、3の各ゲート端子に付与する制御信号の周波数が低くなり、負荷8の端子電圧が高い場合には第1及び第2のFET2、3の各ゲート端子に付与する制御信号の周波数が高くなる。これにより、共振型スイッチング電源の直流出力電圧の安定化を図っている。また、共振回路6の共振作用により、第1及び第2のFET2、3のスイッチング電圧波

形又はスイッチング電流波形の立上り及び立下りが正弦波状となるので、第1及び第2のFET2、3のターンオン及びターンオフ時のゼロ電圧スイッチング（ZVS）又はゼロ電流スイッチング（ZCS）が達成され、スイッチング損失を低減できる利点を有する。

【0004】図5(A)～(G)は、それぞれ図4の回路の第1のFET2のゲート端子電圧 V_{G1} の波形、第2のFET3のゲート端子電圧 V_{G2} の波形、第1のFET2のドレン－ソース端子間の電圧 V_{DS1} の波形、第1のFET2のドレン電流 I_{D1} の波形、第2のFET3のドレン－ソース端子間の電圧 V_{DS2} の波形、第2のFET3のドレン電流 I_{D2} の波形、出力トランジスタ4の第1の1次巻線4aの電流 I_{N1} の波形を示す。図4の回路において負荷8が軽負荷である場合は、共振回路6に流れる共振電流が減少するので、電流 I_{D1} 、 I_{D2} 及び I_{N1} の波形は図5(D)、(F)及び(G)の破線に示すような波形となる。また、図6は直流電源1の電圧 E_1 及び負荷8の状態の様々な場合における制御回路9の電源電圧 V_{CC} と制御回路9の制御周波数 f との関係を示すグラフである。図6において、曲線Aは軽負荷状態において直流電源1の電圧 E_1 が最小の場合、曲線Bは軽負荷状態において直流電源1の電圧 E_1 が最大の場合、曲線Cは過負荷状態において直流電源1の電圧 E_1 が最小の場合、曲線Dは過負荷状態において直流電源1の電圧 E_1 が最大の場合、曲線Eは軽負荷状態において出力電圧が一定の場合、曲線Fは過負荷状態において出力電圧が一定の場合を示す。通常は曲線E及び曲線Fに示す範囲で第1及び第2のFET2、3の各ゲート端子に付与する制御信号の周波数の制御が制御回路9内の周波数制御手段により行われる。

【0005】

【発明が解決しようとする課題】ところで、図4の共振型スイッチング電源を例えばプリンタ用の電源として使用する場合、プリンタの動作を休止している軽負荷状態であっても、その状態が長く続くと電力損失が増加し、電力を無駄に消費する欠点があった。

【0006】そこで、本発明は負荷の動作が休止しているような軽負荷状態が所定時間継続する場合において、制御回路を最低許容動作電圧近くで動作させることにより効率を向上できる共振型スイッチング電源を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明による共振型スイッチング電源は、直流電源と、該直流電源の一端と他端との間に接続された第1及び第2のスイッチング素子と、1次～3次巻線を有する出力トランジスタと、前記第1及び第2のスイッチング素子の各々に対して直列に接続された前記出力トランジスタの1次巻線、共振用コンデンサ及び共振用リアクトルから成る共振回路と、前記出力トランジスタの2次巻線に整流平滑回路を介して接続された負

荷と、前記出力トランジスタの3次巻線の電圧により動作しかつ前記第1及び第2のスイッチング素子の各制御端子に制御信号を付与して前記第1及び第2のスイッチング素子をオン・オフ制御する制御回路とを備え、前記共振用リアクトルは前記出力トランジスタの1次巻線と一体に形成されたインダクタンス又は独立のインダクタンスから成り、前記制御回路は前記負荷の端子電圧に応じて前記第1及び第2のスイッチング素子の各制御端子に付与する制御信号の周波数を制御する周波数制御手段を有する。この共振型スイッチング電源では、前記制御回路の動作モードを通常の動作モードと省電力モードとに切り替える動作モード切替手段を設け、前記動作モード切替手段が省電力モードのとき、前記周波数制御手段の制御周波数を変化させて前記制御回路の電源電圧を最低許容動作電圧近傍まで低下させる。本発明の実施例では、前記負荷の軽負荷状態が所定時間継続したときに待機信号を発生する待機信号発生手段を設け、前記動作モード切替手段は前記待機信号発生手段からの待機信号により前記制御回路の動作モードを通常の動作モードから省電力モードに切り替える。また、前記負荷の端子電圧に応じて光出力が変化する発光素子と該発光素子と光結合された受光素子とから成るフォトカプラが前記負荷と前記制御回路の周波数制御手段との間に接続され、前記動作モード切替手段は、前記フォトカプラの受光素子と並列に接続され、前記周波数制御手段は、前記フォトカプラの受光素子の出力に応じて前記第1及び第2のスイッチング素子の各制御端子に付与する制御信号の周波数を制御する。また、本発明の変更実施例では、前記動作モード切替手段が前記フォトカプラの発光素子に対して直列に接続されている。

【0008】

【作用】負荷の軽負荷状態が所定時間以上継続したとき、動作モード切替手段により制御回路の動作モードを省電力モードに切り替えて周波数制御手段の制御周波数を変化させ、制御回路の電源電圧を最低許容動作電圧近くまで低下させる。これにより、長時間継続する軽負荷状態において、制御回路が最低許容動作電圧近くで動作するので、電力損失が少なくかつスイッチング電源の効率を向上させることができる。

【0009】

【実施例】以下、本発明による共振型スイッチング電源の実施例を図1及び図2に基づいて説明する。但し、図1では図4と実質的に同一の箇所には同一の符号を付し、その説明を省略する。本実施例の共振型スイッチング電源は、図4に示す共振型スイッチング電源の制御回路9を図1に示すような構成としたものである。即ち、本発明による共振型スイッチング電源の制御回路9は、図1に示すように、2つの分圧用抵抗R0、R1から成りかつ図4の出力トランジスタ4の3次巻線4bに誘起される電圧を検出する電圧検出手段R2と、電圧検出手段R2

2の検出電圧が制御回路9の最低許容動作電圧V_{MIN}(図6)以下にならうとするときに周波数制御手段23の最高制御周波数を低下させる制御周波数制限手段24と、負荷8の軽負荷状態が所定時間(本実施例では5分)継続したときに待機信号を発生する待機信号発生手段としての待機信号発生回路50と、待機信号発生回路50からの待機信号により制御回路9の動作モードを通常の動作モードから省電力モードに切り替えて周波数制御手段23の制御周波数を最高値近くまで増加させる動作モード切替手段51と、周波数制御手段23の出力電圧波形を矩形波パルス波形に整形する波形整形手段25と、波形整形手段25の矩形波パルス出力から図4の第1及び第2のFET2、3の各ゲート端子に付与する制御信号V_{G1}、V_{G2}を発生する制御信号発生手段26とを備えている。制御信号発生手段26は、フリップフロップ27及び2つのANDゲート28、29により構成されている。周波数制御手段23は、制御回路の最低許容動作電圧V_{MIN}としての基準電圧V_{REF}を発生する定電圧レギュレータ30と、2つのトランジスタ31、32から成りかつ定電圧レギュレータ30に接続された定電流回路33と、定電流回路33に接続された発振用コンデンサ34とから構成されている。制御周波数制限手段24は、トランジスタ35から成りかつ電圧検出手段22と周波数制御手段23との間に接続されている。動作モード切替手段51は、トランジスタ52及び抵抗53の直列回路から成り、フォトカプラの受光トランジスタ16及び制限抵抗61と並列に接続されている。また、62は出力電圧検出用トランジスタ、63は定電圧ダイオード(ツェナダイオード)を示す。制御回路9以外の構成は図4の回路と同一であるので説明は省略する。また、図1のA～Dの各点における電圧波形をそれぞれ図2(A)～(D)に示す。

【0010】上記の構成において、起動時には直流電源1から起動用抵抗60を通して平滑コンデンサ14に電流が流れ込み、平滑コンデンサ14が充電されて行く。平滑コンデンサ14の充電電圧、即ち制御回路9の電源電圧V_{CC}が最低許容動作電圧V_{MIN}まで上昇すると制御回路9が動作を開始する。動作開始後は、出力トランス4の第2の1次巻線4bから整流回路13及び平滑コンデンサ14を介して制御回路9に電力が供給される。したがって、制御回路9の起動電流は動作時の電流の全てを供給できなくてもよい。

【0011】負荷8が軽負荷状態になり、負荷8の端子電圧が上昇すると、フォトカプラの受光トランジスタ16に流れる電流が増加する。このとき、図1に示す制御回路9内の定電流回路33が作動して発振用コンデンサ34に流れる電流が増加し、これに伴って周波数制御手段23の制御周波数が増加するから、図2(A)に示すA点(図1)の波形が破線に示すように変化する。したがって、図2(B)～(D)に示す図1のB～D点における矩

形波パルスのパルス幅が狭まると共に周波数も増加する。また、負荷8が重負荷状態になり、負荷8の端子電圧が低下すると、フォトカプラの受光トランジスタ16に流れる電流が減少し、上記と逆の動作となる。これによつて、出力トランス4の2次巻線4cに接続された負荷8の端子電圧は一定に制御される。

【0012】次に、負荷8の動作が休止し、軽負荷状態が例えれば5分以上継続する場合には待機信号発生回路50から待機信号が出力され、動作モード切替手段51のトランジスタ52のベース端子に付与されてトランジスタ52がオン状態となり、制御回路9の動作モードが通常動作モードから省電力モードに切り替えられる。このとき、定電流回路33のトランジスタ31に流れる電流が抵抗53及びトランジスタ52を通して流れるため、トランジスタ32を通して発振用コンデンサ34に流れる電流が増加し、周波数制御手段23の制御周波数が大幅に高くなる。これに伴つて、制御回路9の電源電圧V_{CC}が最低許容動作電圧V_{MIN}以下まで低下しようとするが、電源電圧V_{CC}は電圧検出手段22によって検出され、制御周波数制限手段24のトランジスタ35がオン状態となる。このとき、周波数制御手段23内の定電流回路33のトランジスタ31に流れる電流が制御周波数制限手段24のトランジスタ35に分流され、発振用コンデンサ34に流れる電流も減少する。これによつて、周波数制御手段23の制御周波数が低下し、制御回路9の電源電圧V_{CC}が最低許容動作電圧V_{MIN}以下になるのを抑制する。したがつて、このときの制御回路9の電源電圧V_{CC}は最低許容動作電圧V_{MIN}近くの値となる。なお、負荷8が通常の動作状態に復帰する場合は待機信号発生回路50からの待機信号の出力が停止され、動作モード切替手段51のトランジスタ52がオフ状態となるので、制御回路9の動作モードが通常の動作モードに復帰する。

【0013】上記のように、本実施例では軽負荷状態が所定時間以上継続したとき、動作モード切替手段51により省電力モードに切り替えて周波数制御手段23の制御周波数を増加させて制御回路9の電源電圧V_{CC}を最低許容動作電圧V_{MIN}近くまで低下させるので、スイッチング電源の効率を向上させることができる。

【0014】第2の実施例を図3に示す。図3の回路は、図1の回路に示す動作モード切替手段51を出力電圧検出手用トランジスタ62及び定電圧ダイオード63の直列回路と並列に接続したものである。図3の回路において、待機信号発生回路50から待機信号が出力され、動作モード切替手段51のトランジスタ52がオン状態となると、フォトカプラの発光ダイオード15に流れる電流が増加する。これにより、フォトカプラの受光トランジスタ16に流れる電流は増加し、定電流回路33のトランジスタ32を通して発振用コンデンサ34に流れる電流も増加する。この結果、周波数制御手段23の制

御周波数は大幅に高くなり、制御回路9の電源電圧V_{CC}は最低許容動作電圧V_{MIN}近くになる。したがって、図3の回路においても図1の回路と同等の効果を得ることができる。

【0015】本発明の実施態様は前記2つの実施例に限定されず種々の変更が可能である。例えば、上記の実施例では共振回路6を構成する共振用リアクトルを出力トランジスタ4の第1の1次巻線4aと一緒に形成されたインダクタンスで構成した例を示したが、共振用リアクトルは独立のインダクタンスで構成してもよい。また、上記の実施例ではスイッチング素子としてFETを使用した例を示したが、バイポーラ形トランジスタ、SCR(逆阻止3端子サイリスタ)等の他のスイッチング素子を使用してもよい。また、直流電源1の一端と他端との間に接続された第1及び第2のFET2、3と並列に2つのハーフブリッジ用コンデンサを接続し、第1及び第2のFET2、3の接続点と2つのハーフブリッジ用コンデンサの接続点との間に共振回路6を接続することにより、出力トランジスタ4の1次側回路をハーフブリッジ型として構成してもよい。また、電圧検出手段22を構成する2つの分圧用抵抗20、21及び発振用コンデンサ34は制御回路9の外部に設けてもよい。また、待機信号発生回路50はマイクロコンピュータやタイマ回路等を用いて構成できる。また、上記の実施例では制御回路9の動作モードが省電力モードのとき、周波数制御手段23の制御周波数を増加させて制御回路9の電源電圧V_{CC}を最低許容動作電圧近くまで低下させる制御方式に適用した例を示したが、これとは逆に、周波数制御手段23の制御周波数を減少させて制御回路9の電源電圧V_{CC}を最低許容動作電圧近くまで低下させる制御方式にも適用が可能である。

【0016】

【発明の効果】以上のように、本発明によれば、軽負荷状態が所定時間継続する場合において制御回路が最低許容動作電圧近くで動作するので、電力損失が少なくかつスイッチング電源の効率を向上させることができる。また、軽負荷時の電力損失による発熱を低減することができる。このため、例えばパソコン用コンピュータのプリンタのように印字動作を行う通常の負荷状態と印字動作を休止している軽負荷状態とが長時間継続する電子機器の電源として適する。

【図面の簡単な説明】

【図1】 本発明による共振型スイッチング電源の実施例を示す電気回路図

【図2】 図1の回路の各部の電圧を示す波形図

【図3】 本発明の変更実施例を示す電気回路図

【図4】 従来の共振型スイッチング電源を示す電気回路図

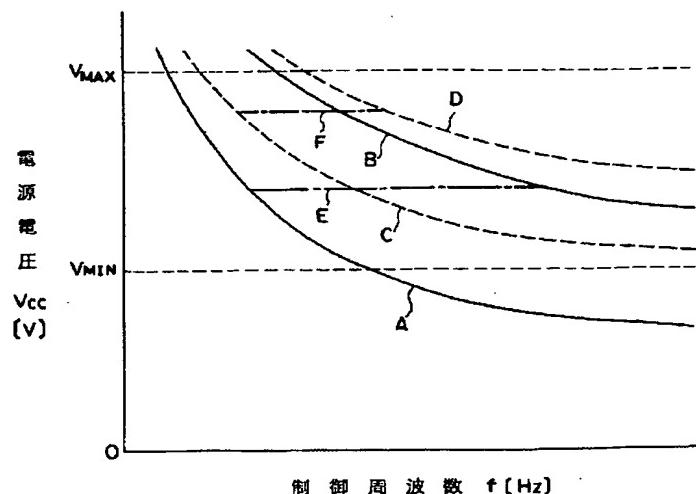
【図5】 図4の回路の各部の電圧及び電流を示す波形図

【図6】 図4の制御回路の電源電圧と制御周波数との関係を示すグラフ

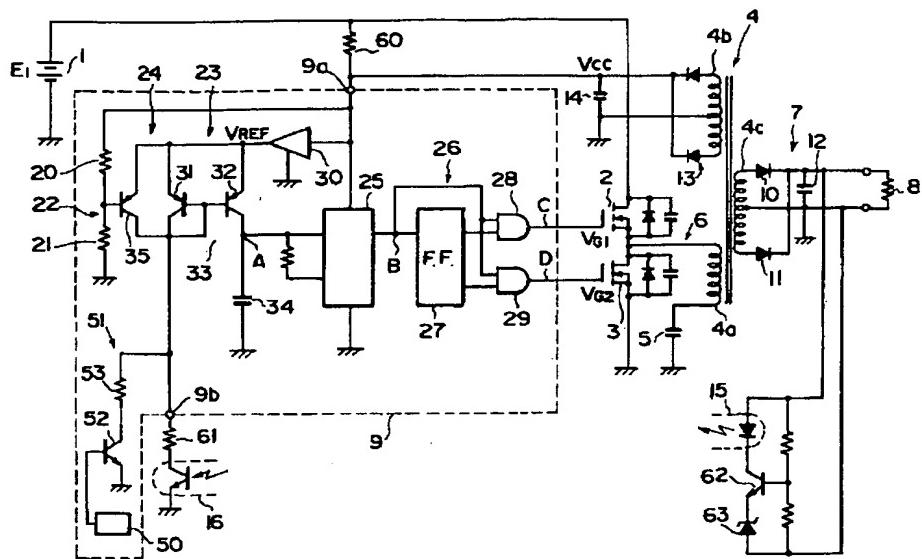
【符号の説明】

- 1... 直流電源、2、3... 第1、第2のFET
(第1、第2のスイッチング素子)、4... 出力トランジスタ、4a... 1次巻線、4b... 3次巻線、4c... 2次巻線、5... 共振用コンデンサ、
6... 共振回路、7... 整流平滑回路、8... 負荷、9... 制御回路、15... 発光ダイオード(発光素子)、
16... 受光トランジスタ(受光素子)、
22... 電圧検出手段、23... 周波数制御手段、
24... 制御周波数制限手段、50... 待機信号発生回路(待機信号発生手段)、51... 動作モード切替手段

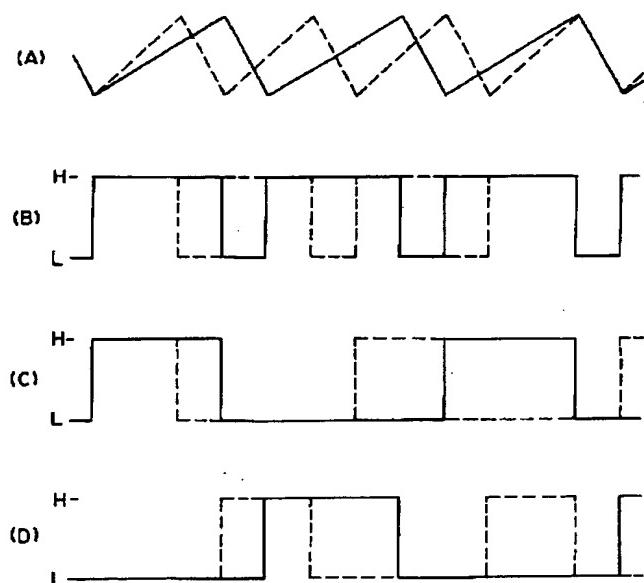
【図6】



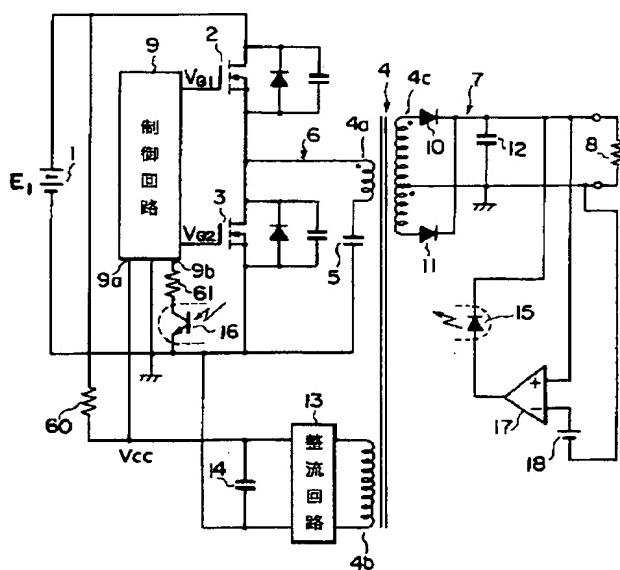
【図1】



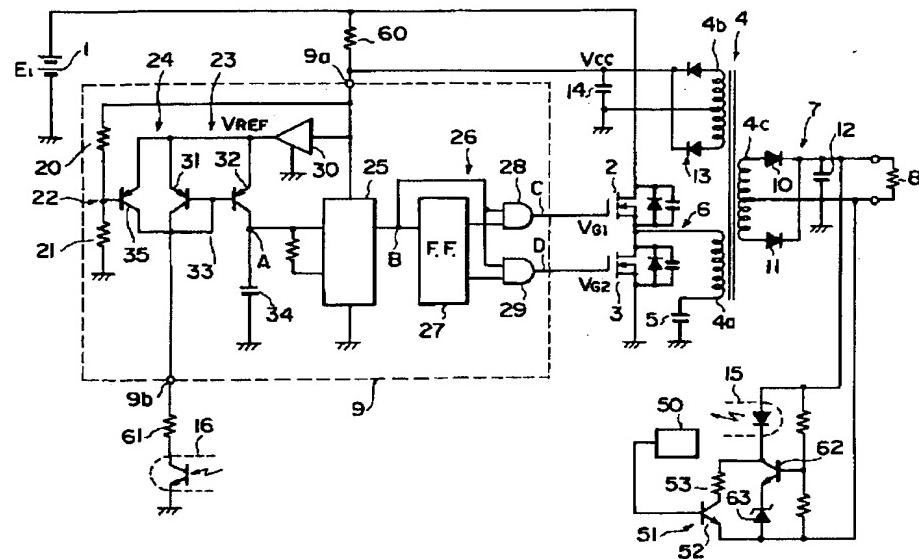
【図2】



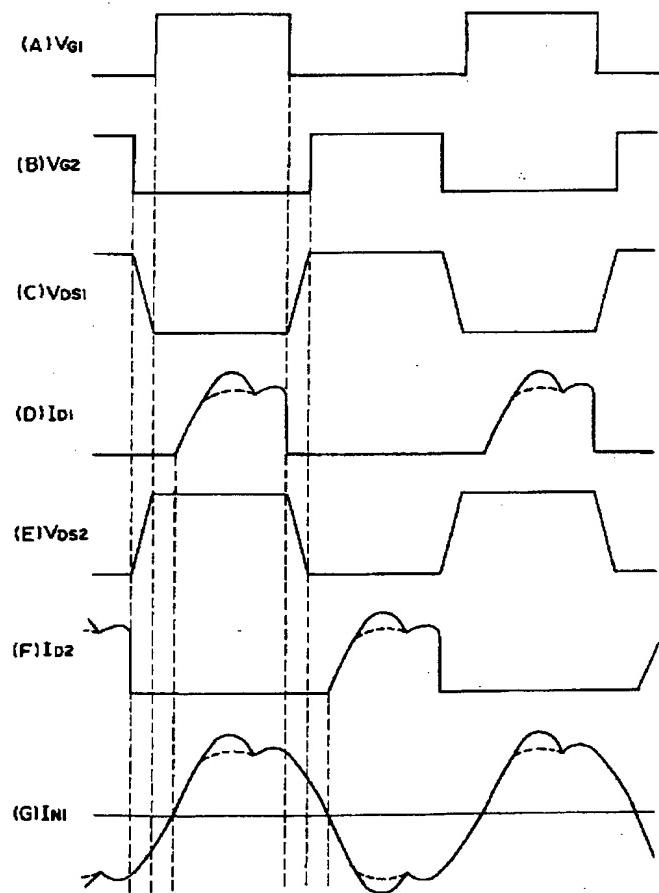
【図4】



【図3】



【図5】



フロントページの続き

(72)発明者 麻生 真司

埼玉県新座市北野3丁目6番3号 サンケ
ン電気株式会社内